

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-277607
(43)Date of publication of application : 06.10.2000

(51)Int. Cl. H01L 21/768
C23C 14/14
C23C 14/58
H01L 21/285
H01L 21/3065
H01L 21/3205

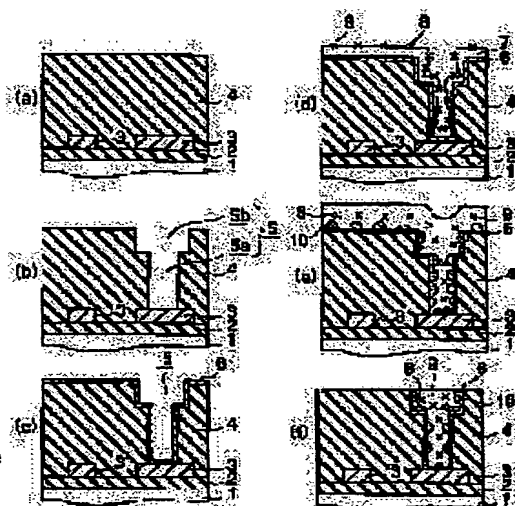
(21)Application number : 11-078145 (71)Applicant : TOSHIBA CORP
(22)Date of filing : 23.03.1999 (72)Inventor : OIKAWA YASUSHI
WADA JUNICHI
KATADA TOMIO

(54) SEMICONDUCTOR DEVICE AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent a semiconductor device from deteriorating in electromigration resistance by a method wherein an interlayer insulating film with a recess is formed on a semiconductor substrate, a liner film is formed inside the recess, and a wiring layer that contains a coagulation restraining material is filled into the recess through the intermediary of the liner film.

SOLUTION: A first interlayer insulating film 2 and a first wiring 3 are formed on an Si substrate 1, a second interlayer insulating film 4 is formed on the first insulating film 2, and a connection hole 5a for a connection hole 5a and a wiring groove 5b overlapping without the connection hole 5a are provided to the second interlayer insulating 4 through a photolithography method and an RIE method. An Nb liner film 6 is formed on the second interlayer insulating film 4 through a long slow sputtering method so as to cover the inner surface of the connection hole 5, then the Si substrate 1 is continuously transferred in a vacuum into a first Al sputtering chamber, and a wiring layer 7 containing coagulation restraining material is filled into the wiring groove 5b of the connection hole 5 through the intermediary of the Nb liner film 6.



LEGAL STATUS

[Date of request for examination] 24.01.2003
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-277607

(P2000-277607A)

(43) 公開日 平成12年10月6日 (2000. 10. 6)

(51)Int.Cl. ⁷	識別記号	F I	テーマト*(参考)		
H 0 1 L	21/768	H 0 1 L	21/90	A	4 K 0 2 9
C 2 3 C	14/14	C 2 3 C	14/14	G	4 M 1 0 4
	14/58		14/58	A	5 F 0 0 4
H 0 1 L	21/285	H 0 1 L	21/285	S	5 F 0 3 3
	21/3065		21/302	G	
審査請求 未請求 請求項の数12 O L (全 16 頁) 最終頁に続く					

(21) 出願番号 特願平11-78145

(22) 出願日 平成11年3月23日 (1999. 3. 23)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 及川 靖

神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内

(72) 発明者 和田 純一

神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内

(74) 代理人 100058479

弁理士 鈴木 武彦 (外6名)

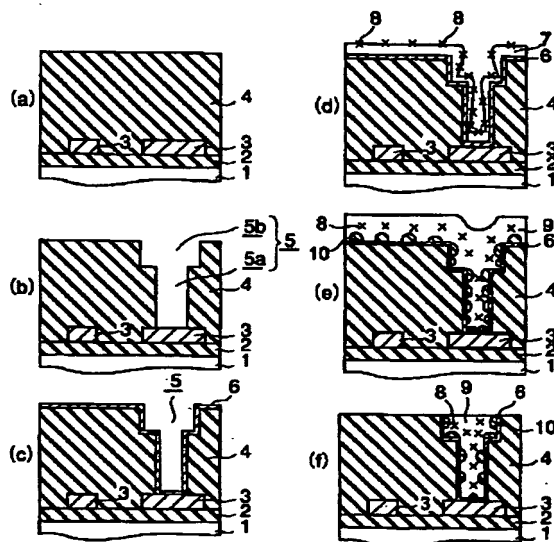
最終頁に続く

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 配線抵抗の増加、EM耐の低下性およびA1の凝集を招くことなく、アスペクト比の高い接続孔内にA1デュアルダマシンプ配線を形成すること。

【解決手段】 接続孔および配線溝（凹部）の内面を覆うNbライナー膜6を形成し、次にNbライナー膜6上に凹部の内部を充填しない厚さの第1A1膜7をスパッタ形成し、次に第1A1膜7の表面に酸素8を吸着させ、次にSi基板1を加熱しながら凹部を含む領域上に第2A1膜をスパッタ形成することによって、凹部の内部を第1および第2A1膜7で充填し、最後に凹部の外部の余剰な第1および第2A1膜7をCMPにより除去することによって、A1デュアルダマシンプ配線を形成する。



【特許請求の範囲】

【請求項1】半導体基板の一主面上に形成され、凹部を有する層間絶縁膜と、
前記凹部の内部に形成されたライナー膜と、
前記凹部の内部に前記ライナー膜を介して充填された配線層と、
前記配線層内部に含まれる、前記配線層の構成導電膜の凝集を抑制する凝集抑制材料とを具備してなることを特徴とする半導体装置。

【請求項2】半導体基板の一主面上に形成され、凹部を有する層間絶縁膜と、
前記凹部の内部に形成されたライナー膜と、
前記凹部の内部に前記ライナー膜を介して充填された配線層と、
前記配線層内部に含まれる、前記配線層の構成導電膜の凝集を抑制する凝集抑制材料と、
前記ライナー膜と前記配線層との界面と、前記層間絶縁膜と前記配線層との界面のいずれか一方に形成されたライナー膜と配線層との反応層とを具備してなることを特徴とする半導体装置。

【請求項3】前記ライナー膜は、Nb、Ti、NbNもしくはTiNからなる単層膜または積層膜であることを特徴とする請求項1または請求項2に記載の半導体装置。

【請求項4】前記配線層の構成導電膜は、AlもしくはCu、またはAlもしくはCuを主成分とするAl合金もしくはCu合金からなることを特徴とする請求項1または請求項2に記載の半導体装置。

【請求項5】前記凝集抑制材料は、少なくとも酸素原子を含むことを特徴とする請求項1または請求項2に記載の半導体装置。

【請求項6】前記凹部は配線溝、接続孔、および接続孔とそれに繋がった配線溝の少なくとも1つであることを特徴とする請求項1または請求項2に記載の半導体装置。

【請求項7】半導体基板上に凹部を有する層間絶縁膜を形成する工程と、
前記凹部内部にライナー膜を形成する工程と、
前記凹部を含む領域に第1の導電膜を形成するとともに、前記第1の導電膜の凝集を抑制する凝集抑制材料を前記第1の導電膜の少なくとも一部に含ませる工程と、
前記半導体基板を加熱しながら、前記凹部を含む領域に第2の導電膜を形成するとともに、前記第1および第2の導電膜をリフローさせて前記凹部内を充填する工程とを含むことを特徴とする半導体装置の製造方法。

【請求項8】前記ライナー膜は、Nb、Ti、NbNもしくはTiNからなる単層膜または積層膜であることを特徴とする請求項7に記載の半導体装置の製造方法。

【請求項9】前記第1および第2の導電膜は、AlもしくはCu、またはAlもしくはCuを主成分とするAl

合金もしくはCu合金からなることを特徴とする請求項1または請求項7に記載の半導体装置。

【請求項10】前記凝集抑制材料は、少なくとも酸素原子を含むことを特徴とする請求項7に記載の半導体装置。

【請求項11】半導体基板上に凹部を有する層間絶縁膜を形成する工程と、
前記凹部内部にライナー膜を形成する工程と、
前記凹部を含む領域に第1のAl膜を形成するとともに、前記第1のAl膜の少なくとも一部に酸素を含ませる工程と、
前記半導体基板を加熱しながら、前記凹部を含む領域に第2のAl膜を形成するとともに、前記第1および第2のAl膜をリフローさせて凹部内を充填する工程とを含むことを特徴とする半導体装置の製造方法。

【請求項12】前記凹部は配線溝、接続孔、および接続孔とそれに繋がった配線溝の少なくとも1つであることを特徴とする請求項7または請求項11に記載の半導体装置。

20 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、凹部（接続孔、配線溝、接続孔とそれに繋がった配線溝）内を導電膜で充填してなる配線構造を有する半導体装置およびその製造方法に関する。

【0002】

【従来の技術】従来より、半導体装置にはAl配線が用いられ、最近ではAlを主成分としたAl合金からなるAl配線が多く用いられている。多層配線としては、下層の配線との反応を抑制するためのTiN膜等のバリアメタル膜や、リソグラフィ工程での光の乱反射を抑制するための反射防止膜をAl膜上に積層した後、その積層膜をRIEにより加工して形成した積層構造のAl配線（以下、Al-RIE配線という）が用いられている。

【0003】しかし、Al-RIE配線は、バリアメタル膜や反射防止膜の存在により、Al-RIE配線の実質的な断面積が減少し、配線抵抗が増大するという問題がある。また、RIEによる加工の際に配線側壁にRIE反応生成物が堆積することによっても実質的なAl断面積が減少し、配線抵抗が増大する。

【0004】従来、上下のRIE-Al配線を接続するプラグ電極の形成技術として、段差被覆性に優れるW-CVD技術が用いられてきた。しかし、Wプラグ電極は抵抗が高いという問題と、EM（エレクトロマイグレーション）耐性に劣るという問題がある。

【0005】EMは、Al配線に電流が流れている際に、電子のAl原子への衝突によりAl原子が移動する現象である。WはAlと比較してEMを起こしにくい材料である。そのため、上下のAl配線をWプラグ電極で接続すると、Wプラグ電極がAl原子の拡散障壁とな

り、Al原子流の上流側ではAlの蓄積が生じ、下流側ではAlの空乏が生じる。Alの蓄積および空乏はそれぞれヒロックおよびボイドの原因となる。ヒロックおよびボイドの進行はそれぞれAl配線の短絡および断線を引き起こす。

【0006】一方、接続孔内にWプラグ電極よりも抵抗値の低いAlプラグ電極を形成する技術として、Alリフロー技術がある。この技術はAl膜の流動特性を利用したもので、半導体基板を加熱することによって接続孔内をAl膜で充填するというものである。

【0007】さらに、Alの流動温度を低くでき、アスペクトの高い接続孔の充填も期待できるAlリフロー技術として、無加熱でAl膜をスパッタ形成した後、半導体基板を加熱しながらAl膜をスパッタ形成するという2ステップAlリフロー技術が知られている。

【0008】現在、Alリフロー技術のデュアルダマシン構造（以下、DD構造という）への適用が検討されている。DD構造は、まず層間絶縁膜に接続孔および配線溝（以下、これらをまとめて凹部という）を形成し、次に凹部を充填するようにAl膜をスパッタ形成し、次に凹部の外部の余剰なAl膜をCMP（Chemical Mechanical Polishing）で除去することによって形成するもので、工程数および製造コストを削減できるという利点がある。

【0009】Al膜をスパッタ法により形成するAlリフロー技術では、Al膜の段差被覆性は元来低い。このため、接続孔の底部のAl膜の膜厚は薄く、半導体基板の加熱時にAlの凝集が起り、接続孔の内部にはボイドが発生する。

【0010】このような問題を解決するために、Al膜の形成に先立って、凹部の内面にAlの凝集抑制能力を有する材料からなる膜（ライナー膜）を形成することが提案されている。ライナー膜としては、Al膜と反応性の高いTi膜が広く用いられている。

【0011】しかし、接続孔のアスペクト比が高くなると、接続孔底部側壁におけるTiライナー膜の被覆率が低下し、接続孔底部でAlの凝集が生じる。Alの凝集が生じると、Alの拡散経路が断たれて接続孔内をAl膜で充填できなくなるという問題が起こる。

【0012】また、Alとの反応生成物であるAl₃Ti₂膜が凹部に形成される。特に接続孔底部に形成されたAl₃Ti₂膜は、Wプラグの場合と同様に、Alの拡散障壁として働くためEM耐性が劣化するという問題を引き起こす。

【0013】また、配線溝の内面にAl₃Ti₂膜が形成されて配線溝内部のAl膜の体積が減少することによって、配線抵抗が増大する。

【0014】

【発明が解決しようとする課題】上述の如く、Alリフロー技術のDD構造への適用が検討され、Alの凝集を

抑制するために、Al膜との反応性が高いTiライナー膜を下地に用いることが提案されている。

【0015】しかしながら、接続孔のアスペクト比が高くなると、Tiライナー膜の被覆率が低下し、接続孔底部でAlの凝集が生じ、接続孔内をAl膜で充填できなくなるという問題があった。また、凹部に形成されたAl₃Ti₂膜によって、EM耐性が劣化したり、配線抵抗が増大するという問題があった。

【0016】本発明は、上記事情を考慮してなされたもので、その目的とするところは、凹部のアスペクト比が高くなっても、その内部を配線層で容易に充填できる配線構造を有する半導体装置およびその製造方法を提供することにある。

【0017】

【課題を解決するための手段】〔構成〕上記目的を達成するために、本発明に係る半導体装置は、半導体基板の一主面上に形成され、凹部を有する層間絶縁膜と、前記凹部の内部に形成されたライナー膜と、前記凹部の内部に前記ライナー膜を介して充填された配線層と、前記配線層内部に含まれる、前記配線層の構成導電膜の凝集を抑制する凝集抑制材料とを備えている。

【0018】本発明に係る半導体装置の製造方法は、半導体基板上に凹部を有する層間絶縁膜を形成する工程と、前記凹部内部にライナー膜を形成する工程と、前記凹部を含む領域に第1の導電膜を形成するとともに、前記第1の導電膜の凝集を抑制する凝集抑制材料を前記第1の導電膜の少なくとも一部に含ませる工程と、前記半導体基板を加熱しながら、前記凹部を含む領域に第2の導電膜を形成するとともに、前記第1および第2の導電膜をリフローさせて前記凹部内を充填する工程とを有することを特徴とする。

【0019】ここで、ライナー膜、第1の導電膜は、半導体基板を冷却し、かつ指向性を有するスパッタ法、または均一に形成できるCVD法により形成することが好ましい。

【0020】〔作用〕本発明の如き構成の配線構造であれば、本発明に係る半導体装置の製造方法によって、凹部のアスペクト比が高くなっても凹部内を配線層で容易に充填できるようになる。

【0021】すなわち、本発明に係る半導体装置の製造方法によれば、第1の導電膜にその凝集を抑制する凝集抑制材料が含まれた状態で、第1および第2の導電膜をリフローするので、第1および第2導電膜の凝集を効果的に抑制できる。そのため、アスペクト比の高い凹部、具体的には開口径0.18μm以下でアスペクト比が7.5以上の凹部の内部を第1および第2導電膜からなる配線層で容易に充填できるようになる。

【0022】

【発明の実施の形態】以下、図面を参照しながら本発明の実施の形態（以下、実施形態という）を説明する。

【0023】(第1の実施形態)図1は、本発明の第1の実施形態に係る半導体装置の製造方法を示す工程断面図である。

【0024】まず、図1(a)に示すように、図示しない素子が形成されたSi基板1上に第1層間絶縁膜2、第1配線3を形成する。この第1配線3は、例えばAl配線またはW配線である。

【0025】次に同図(a)に示すように、第1配線3を覆うように第2層間絶縁膜4を全面に形成する。第2層間絶縁膜4には、TEOSを原料ガスとしたプラズマCVDによる絶縁膜、F添加低誘電率絶縁膜、またはSiOG膜などの絶縁膜を用いる。

【0026】次に図1(b)に示すように、第1配線3に対しての接続孔5aおよびこの接続孔5にオーバーラップする配線溝5b(以下、これらをまとめて凹部という)をフォトリソグラフィとRIEを用いて第2層間絶縁膜4に形成する。接続孔の開口径は0.18μm以下、アスペクト比は7.5以上である。

【0027】以下、ロードロック室、基板加熱室、Arスパッタエッチング室、Nbスパッタ室、第1Alスパッタ室、第2Alスパッタ室および基板冷却室をウェハ搬送室に接続したクラスターツールを用い、真空連続的にNbライナー膜、第1Al膜、第2Al膜を順次形成し、第1Al膜および第2Al膜を流動(リフロー)させて、接続孔5の内部を第1および第2Al膜で充填する方法について説明する(図1(c)~図1(e))。各室間の移動は搬送室を介して行われる。

【0028】まず、後述する第2Al膜の形成時の加熱工程における第2層間絶縁膜4中のガスあるいは表面吸着ガスの脱離を減らすために、予め基板加熱室でSi基板1を加熱する。具体的には、静電チャック付きのPB-Nヒーターまたはハロゲンランプヒーターを用いて、300~500℃の温度範囲でSi基板1を加熱する。

【0029】次にArスパッタエッチング室内で、接続孔5の底面に露出した第1配線3の表面の自然酸化膜や、接続孔5の形成時に付着した汚れなどをArスパッタエッチングにより除去する。Arスパッタエッチングには、容量結合型や誘導結合型などのプラズマスパッタ装置を用いれば良い。

【0030】なお、第1配線3との接続部がW、TiまたはTiNなどで形成されている場合には、有機アルカリ洗浄で自然酸化膜や接続孔5の形成時に付着した汚れを除去できるため、Arスパッタエッチングを行う必要はない。

【0031】次に図1(c)に示すように、接続孔5の内面(底面および側面)を被覆するように、厚さ7.5~50nmのNbライナー膜6をロングスロースパッタ(以下、LTSという)により第2層間絶縁膜4上に形成する。

【0032】LTSは、標準的スパッタよりも基板・タ

ーゲット間の距離を長くし、かつスパッタ時のガス圧力を低くしたスパッタであり、スパッタ粒子が指向性を持つ。したがって、LTSを用いれば、アスペクト比が1以上の接続孔5の深部側面にもNbライナー膜6を形成することができる。

【0033】Nbライナー膜6は後で形成する第1Al膜7の凝集を抑制するためのものである。Nbライナー膜6は接続孔5の内面に偏りなく形成されることが望ましい。

【0034】しかし、LTSによる成膜形状はウェハーエッジ部において非対称性となるため、接続孔5のウェハー中心側の側面にNbライナー膜6を形成しづらくなる。

【0035】このような成膜形状の非対称性を改善するためには、Arガス圧力を調整することが効果的である。例えば、Nbターゲットの直径が約300mm、Nbターゲット・基板間の距離が300mmの場合には、Ar圧力を0.02~0.1Paに調整することが有効である。また、Nbライナー膜6の成膜中は、Si基板1は加熱しないか、あるいはスパッタ中の基板温度の上昇を避けるためにSi基板1は冷却する。

【0036】次に図1(d)に示すように、Si基板1を真空連続的に第1Alスパッタ室内に搬送し、LTSにより第1Al配線となる厚さ250~600nmの第1Al膜7を形成する。凹部の開口部が第1Al膜によって塞がらなければ、第1Al膜の膜厚は600nmよりも厚くても良い。

【0037】ここで、第1Al膜7はAlを接続孔5の内部に流動させるための拡散経路となるため、第1Al膜7は接続孔5の開口部から底部まで連続膜となるように形成することが望ましい。

【0038】第1Al膜7のウェハーエッジ部での成膜形状が非対称になって、接続孔5の1側面に連続した厚い第1Al膜7が形成されても、接続孔5のAlによる充填には悪影響を受けない。したがって、第1Al膜7は指向性を高めるように形成することがAl充填には効果的である。

【0039】そこで、Alターゲットの直径を約300mm、ターゲット・基板間の距離を300mm、Ar圧力を0.02~0.1Paに調整すれば、第1Al膜7の凝集を抑制することができる。ここで、Si基板1は無加熱または冷却する。

【0040】次に同図(d)に示すように、第1Al膜7の形成後に連続して第1Alスパッタ室内に酸素を導入し、第1Al膜7の表面に酸素8を吸着させる。

【0041】次に図1(e)に示すように、第2スパッタ室内にSi基板1を搬送し、Si基板1を例えば450℃に加熱しながら、厚さ50~400nmの第2Al膜をスパッタにより全面に形成することによって、接続孔5の内部を第1および第2Al膜9で充填する。

【0042】このとき、接続孔5と第1および第2A1膜9との界面には、Nbライナー膜6と第1A1膜7との反応生成物であるA1Nb合金膜10が部分的に形成される。本発明者らの研究によれば、A1Nb合金膜10は、Tiライナー膜を用いた場合に生じるTi₂A1膜の場合とは異なり、その生成量が少ないため、配線抵抗の増加の問題はないことが分かっている。

【0043】また、第2A1膜の成膜には、A1ターゲットの直径が300mm、A1ターゲット・基板間の距離が60mmである標準的なスパッタを用いる。成膜速度を標準的なスパッタと同等とすれば、第2A1膜をLTSにより形成しても良い。

【0044】最後に、図1(f)に示すように、接続孔5の外部の余剰な第1および第2A1膜9、A1Nb合金膜10、ならびにNbライナー膜9をCMPにより除去することによって、A1を主成分とする第2配線9が完成する。この第2配線9はデュアルダマシン配線である。

【0045】本発明者らの研究によれば、本実施形態のように第1A1膜7の形成後に、第1A1スパッタ室内に酸素を導入して、第1A1膜7の表面に酸素8を吸着させると、酸素を吸着させない場合より第1A1膜7の充填特性が向上する新たな知見が分かった。

【0046】図2に、第1A1膜7を形成した後、酸素を導入する場合および導入しない場合のそれぞれの場合について、接続孔5が第1および第2A1膜9で充填されるまでの過程を示す。

【0047】第2層間絶縁膜4に形成した接続孔5を第1および第2A1膜9で充填するためには、その充填が完了するまで、接続孔5内におけるA1の流動を維持させる必要がある。

【0048】本実施形態で用いたA1リフロー法は、まず無加熱で第1A1膜7を形成し、次いでSi基板1を加熱しながら第2A1膜を真空連続で形成する方法である。

【0049】このA1リフロー法において、A1の流動を維持するためには、第1A1膜7を連続膜として形成し、さらに第2A1膜の形成過程で第2A1膜の一部が第1A1膜7を拡散経路として接続孔内に流動することが必要である。

【0050】第2A1膜の形成過程で、第1A1膜7が不連続膜になると、A1の拡散経路が断たれ、接続孔5へのA1充填が不完全になる。不連続になる原因は、第2A1膜の形成初期の加熱により第1A1膜7が凝集するためである。

【0051】図3に、酸素を導入しない場合と酸素を導入した場合のそれぞれの場合についてのA1の凝集過程を示す。

【0052】A1の凝集は、加熱時の表面拡散と粒界拡散により引き起こされる。自然酸化膜の形成されてい

いA1表面やダングリングボンドの多い結晶粒界は拡散係数が低く、加熱によりA1原子は活発に移動する。

【0053】この移動において、A1は表面エネルギーの低い形状へ、すなわち球状形状に変形しようとする。個々の結晶粒界から分離が起こり、島状にA1が形状変化することが凝集である。

【0054】A1の凝集は、A1膜が薄いほど起こり易い。本実施形態では、LTSにより第1A1膜7を形成している。LTSは標準スパッタと比較して、Si基板1に対してスパッタ粒子が指向性を持っているので、図2に示したように、アスペクト比の高い接続孔5の底部側面にも第1A1膜7を形成することができる。

【0055】ただし、第1A1膜7の形成が進行するに伴い、接続孔5の底部に入射できるスパッタ粒子の見込み角が減少し、スパッタ粒子の付着率が減少する。見込み角は接続孔5の底部側面が最も小さく、この部分の膜厚が最も薄くなる。

【0056】したがって、A1の凝集は、第1A1膜7が最も薄い接続孔5の底部側面から始まる。この部分でA1が凝集して第1A1膜7が不連続膜になった場合、接続孔5の深部へのA1の拡散経路が断たれ、接続孔5の深部に空孔(ボイド)が残るといった問題が起こる。

【0057】第1A1膜7の形成後に酸素を第1A1スパッタ室内に導入した場合、図1(d)に示したように、第1A1膜7の表面に酸素8が吸着する。吸着した酸素8は第1A1膜7の表面でのA1の表面拡散を抑制し、第2A1膜の形成時の加熱によるA1の凝集を抑制することが可能になる。

【0058】しかし、酸素8を多量に導入した場合、第1A1膜7の表面に厚い酸化膜が形成されてしまう。酸化膜が厚く形成されると、第1A1膜7の形状が変化しにくくなり、第1A1膜7の体拡散による流動への寄与がなくなり、結果的に第2A1膜形成時のサーマルバジェットではA1流動量が低下してしまう。

【0059】また、厚く形成された酸化膜(A1₂O₃膜)上でA1のヌレ性は悪いので、第2A1膜の形成工程で、第1A1膜7上に形成されたA1酸化膜上で第2A1膜が凝集してしまい、接続孔5を充填できなくなる場合がある。

【0060】したがって、特に高アスペクト比の接続孔5を充填するためには、第1A1膜7の流動性および第1A1膜7と第2A1膜との界面でのヌレ性を維持しつつ、かつ第1A1膜7の凝集を抑制する必要がある。そのために、導入する酸素の量を適切に調整することが必要になる。

【0061】図4に、酸素の導入量を容易に適切に調整することのできる酸素導入機構の模式図を示す。これは特に酸素の大量導入を防止し、厚いA1酸化膜の形成を防止することのできる酸素導入機構の例である。

【0062】この機構では、酸素(O₂)を導入しない

状態ではバルブ21は開いており、バルブ22、23は閉じている。したがって、酸素を導入しない状態では配管24、25の部分は排気されている。

【0063】酸素を導入するときは、バルブ21を閉じると同時にバルブ22、23を開いて、圧力調整弁26により予め圧力調整された酸素が第1A1スパッタ室（チャンバー内）27に導入される。

【0064】酸素を導入しない状態では配管24、25の部分が排気されているため、バルブ23を開くときに配管24内の酸素が配管25に流れることはない。設定圧力以上で酸素がチャンバー内27に導入されることはない。これにより、チャンバー内27に大量の酸素が導入され、厚い酸化膜が形成されることを防止することができる。なお、図中、28はバルブ、29はマスフローコントローラ、30はバルブをそれぞれ示している。

【0065】図5に、第1A1膜7の形成後、本機構において圧力調整弁26により平衡状態での酸素圧力が 5.0×10^{-4} Paになるように調整して酸素を導入した場合の酸素圧力の時間変化を示す。図から、酸素導入初期は平衡状態の圧力より低く、徐々に増加して平衡状態の*

*圧力に到達することが分かる。

【0066】第1A1膜7の形成時、チャンバー27内の防着板には活性なA1が付着し、スパッタターゲットの表面にも活性なA1表面が露出している。したがって、第1A1膜7を形成した後、チャンバー27内に酸素を導入した場合には、酸素は活性なA1にゲッターリングされ、酸素の圧力が平衡状態の圧力になるまでは、一定時間が必要となる。

【0067】酸素圧力が安定するまでの時間は、チャンバー27の容積、真空ポンプの排気能力、A1の付着した防着板の面積、その表面の活性なA1量に依存する。したがって、平衡状態の酸素圧力は実際には第1A1膜7の表面の酸素を吸着させるための一義的なパラメータではない。

【0068】表1に、図5に示した排気特性を示すチャンバー27で酸素圧力を種々に調整し、第1A1膜7の形成後に20秒間酸素を導入した場合のA1の充填傾向を示す。

【0069】

【表1】

アスペクト比	O ₂ 圧力 (Pa)					
	無	1.0×10^{-4}	3.0×10^{-4}	5.0×10^{-4}	1.0×10^{-3}	1.0×10^{-2}
3.0	○	○	○	○	○	×
3.8	×	○	○	○	○	×
4.0	×	○	○	○	○	×
4.5	×	×	○	○	○	×
5.0	×	×	○	○	○	×
6.0	×	×	×	○	○	×
7.0	×	×	×	○	○	×

(○：完全充填 ×：充填不良)

【0070】表1から、 1.0×10^{-4} Paから酸素圧力が増加するに伴い、充填可能なアスペクト比は大きくなるが、 1.0×10^{-2} Paまで増加するとアスペクト比3の接続孔を完全に充填することはできないことが分かる。すなわち、酸素圧力を徐々に増加させると、第1A1膜7の表面の吸着した酸素8により第1A1膜7の凝集が抑制され、充填能力が向上する。

【0071】しかし、酸素圧力をさらに増加させると、第1A1膜7の表面に酸化膜が形成され、第1A1膜7の流動が起こり難くなる。さらに、第2A1膜と第1A1膜7との間のヌレ性が低下して、第2A1膜の接続孔5への流動が妨げられ、充填が不完全になる。

【0072】したがって、充填能力を向上するためには、上述したように、第1A1膜の凝集を抑制するが、

流動性を低下させず、かつ第2A1膜と第1A1膜との間のヌレ性を低下させない酸素圧力に調整する必要がある。本実施形態の場合には、平衡状態の圧力を 5.0×10^{-4} Paに調整することが適当である。

【0073】ここでは、圧力調整弁26により酸素の圧力を制御して、第1A1膜7の形成後に導入する酸素量を制御する方法を説明したが、酸素の流量を調整する方法でも良い。本実施形態で示した排気特性を持つチャンバーを用いる場合は、前述の酸素圧力から考えて、0.2 SCCM以下の流量で制御できるガス流量調整器を用いることが望ましい。

【0074】本実施形態で説明した第1A1膜7の形成後にチャンバー27内に酸素を導入する方法は、開口径0.18 μm以下、深さ0.95 μm以上の高アスペク

ト比の接続孔5を充填するために効果的である。

【0075】ただし、酸素を導入することによってA1の流動性が低下するので、体積の大きな接続孔5を充填するためには、A1の流動不足で充填不良が生じる場合がある。

【0076】このような不都合が生じないようにするためには、第2A1膜として、Cuを含むA1膜を用いることが有効である。この種のA1膜は、Cuを含むことによって純A1膜よりも融点が低くなるので、流動性が増加する。したがって、第2A1膜としてCuを含むA1膜を用いれば、体積の大きな接続孔5を容易に充填することができるようになる。

【0077】また、第2A1膜中に含まれるCuがA1の粒界に析出することにより、通電時のA1の粒界拡散は抑制され、エレクトロマイグレーション耐性を向上させることができる。A1の粒界に析出するCuの濃度は、第2A1膜中のCu濃度を高めることにより容易に高くできる。

【0078】Cuシリサイド等の他の不純物を含むA1膜を用いることによっても同様に配線抵抗を下げる

【0079】ところで、ダマシン配線は、以下に説明するように、配線溝の深さを一定のまま配線幅を狭くしていくと、配線の実効比抵抗（配線抵抗）が増加するという問題がある。図14に、配線溝内にNbライナー膜14を形成した後、A1リフロー、CMPによって形成したA1ダマシン配線15の断面図を示す。

【0080】図に示すように、配線溝の側面および底面には、A1とNbとの反応生成物である粒状A1、Nb16が生成されている。その結果、配線溝の側面および底面に沿って流れる電子は粒状A1、Nb16による散乱を受ける。

【0081】ここで、粒状A1、Nb間の距離には電子の平均自由行程よりも短いものも存在するので、電子の散乱確率が高くなる。したがって、A1、Nb粒間のA1は電子散乱の影響を多く受け、材料固有の比抵抗より実質的な比抵抗が増加し、結果として配線抵抗が増加する。

【0082】しかしながら、本発明者らの研究によれば、配線材料としてA1-Si（1.0wt%）-Cu（0.5wt%）を用いると、A1リフロー時の加熱工程でA1中のSiとNbとが反応してニオブシリサイド17が生成されることによって、A1、Nbの生成が抑制されることが分かった。これにより、配線溝内に占める粒状A1、Nb16の割合を小さくでき、細いダマシン配線でも低い配線抵抗を実現することができる。

【0083】なお、配線溝内に占めるA1、Nbの量が減少しても、SiとNbとのシリサイドが存在するので、密着性は保たれる。よって、EM耐性やSM耐性が劣化しないダマシン配線を形成することができる。

【0084】また、A1-Si（1.0wt%）-Cu（0.5wt%）は、A1-Cu（0.5wt%）と比較して融点が低いので、リフロー時における流動性が高く、したがって充填能力の高い配線材料である。そのため、A1-Si（1.0wt%）-Cu（0.5wt%）は、配線幅が狭く、かつアスペクト比の高い配線溝内にA1ダマシン配線を形成するのに有効な配線材料であるといえる。

【0085】ところで、本実施形態で示した方法で第2配線9を形成すると、図6に示すように、配線幅方向に配線を横切る粒界31の他に、配線長方向に配線を横切る粒界32が形成される場合がある。

【0086】粒界32の形成の原因の一つは、第1A1膜7と第2A1膜との界面の不連続性であると考えられる。配線長手方向に横切る粒界32がある場合、配線内部で3つの粒界が交差する、いわゆる三重点33が形成される。三重点33はEM耐性の劣化を招く。

【0087】図7に、三重点のある配線のEMによるボイド発生モデルを示す。EMは配線に電流を流すとA1原子に電子が衝突し、A1原子の移動が起こる現象である。このA1原子の移動は拡散係数の小さい粒界に沿って起こり易い。

【0088】三重点では一つの粒界に沿って流れてきたA1原子が2方向へと分岐するために、三重点の位置で原子の空乏が生じる。すなわち、三重点を起点としてボイド34が発生し、ボイド34が大きくなると最終的には配線が断線する。

【0089】本実施形態において、前述のEM問題を回避するためには、第1A1膜7を膜厚化することが効果的である。図8は、配線溝内のA1結晶粒の成長過程を示す断面図である。第1A1膜7が薄い場合、図に示すように、配線内で最も大きなグレイン11が第2A1膜の形成過程で粒成長しても、配線内を占有することは困難である。

【0090】しかし、アスペクト比（配線幅／配線深さ）の低い配線溝に対しては、第1A1膜7を厚膜化すれば、第1A1膜7により配線溝内部の大部分を充填することができる。

【0091】したがって、第1A1膜7が厚い場合、図に示すように、第2A1膜の形成後に、大きなグレイン11が粒成長して配線溝内を占有し、第1A1膜と第2A1膜との不連続な界面を配線溝内に残さないことが可能となる。

【0092】この場合、界面の不連続性による粒界は配線溝の外に形成され、次工程のCMP工程でこの粒界を取り除くことができる。その結果、配線溝内の第1および第2A1膜9の粒界構造をバンブー化することが可能になる。

【0093】本実施形態では、第1A1膜7をLTSにより形成している。LTSは指向性を高めたスパッタ方

式である。しかし、基板表面に対して斜めに入射するスパッタ粒子を完全になくすることはできない。したがって、接続孔5の開口部において第1A1膜7の形状がオーバーハング形状となることは避けられない。

【0094】そのため、第1A1膜7を厚膜化すると、図9に示すように、第1A1膜7の形成過程で、開口面の上部が塞がってしまう。特にアスペクト比の高い配線溝の場合、配線溝が完全には充填されない状態で配線溝の上部が第1A1膜7で塞がれてしまう。この場合、その後、第1A1膜7の形成を継続しても第1A1膜7のみで配線溝内のA1膜厚を増加させることはできない。

【0095】ただし、凹部の開口部を塞がない程度に第1A1膜を厚膜化した場合でも、第1A1膜7の厚膜化は配線長手方向を横切る粒界32を減少させる効果がある。何故なら、加熱以前に配線溝内のA1の充填量が増加すれば、配線溝内のA1の粒成長が配線溝の中で優先的になるからである。

【0096】また、第1A1膜7を厚膜化すると、配線溝の場合と同様に接続孔の開口部が第1A1膜7で閉じられる。この場合、それ以上接続孔内の第1A1膜7を厚膜化することはできない。

【0097】接続孔5を充填するために、接続孔5内の第1A1膜7の凝集を抑制する必要がある、接続孔5の内部にできるだけ厚く第1A1膜7を形成することが望ましい。

【0098】しかし、厚い第1A1膜7を形成した後に酸素を導入する場合は、図9に示したように開口面が塞がってしまうと、図1(d)の工程の場合とは異なり、接続孔内の第1A1膜7の表面に酸素8を吸着させることができなくなる。

【0099】第1A1膜7の形成後に酸素を導入する場合には、接続孔5の開口面が塞がれない範囲で、できるだけ厚い第1A1膜7を形成する。そのためには、Ar圧力、投入パワーなどでスパッタ粒子の指向性を制御し、その上で第1A1膜7の膜厚を調整する必要がある。

【0100】また、前述した配線を横切る粒界32の問題の他に、第1A1膜7の形成後に酸素を導入する場合は、第1A1膜7の表面が酸化されて配線抵抗が上昇する可能性がある。

【0101】したがって、EM耐性の向上と低い配線抵抗を確保し、かつ接続孔5を充填するためには、接続孔5内の第1A1膜7を最大限に厚膜化した上で、少なくとも接続孔5の充填に最低限必要な量の酸素を第1A1膜7の形成後に導入することが好ましい。

【0102】本実施形態では、第1A1膜7の形成後に直ちに第1A1スパッタ室に酸素を導入する方法を説明したが、この他に、第1A1膜7の形成中に第1A1スパッタ室に酸素を導入しても良い。

【0103】ただし、第1A1膜7の形成初期から第1

A1スパッタ室内に酸素を導入すると、Nbライナー膜6の表面が酸化してしまう場合がある。Nbライナー膜6の表面が酸化されると、A1とNbの反応性が低下する。

【0104】A1の凝集抑制は、Nbとの反応過程のみで維持されるため、NbとA1との反応性が低下すると、凝集能力も低下する。したがって、Nbライナー膜6を酸化させないために、第1A1膜7の形成以前には酸素を導入しないことが望ましい。

【0105】また、第1A1膜7の凝集を抑制するためには、酸素8は第1A1膜7の一部であれば良い。したがって、第1A1膜7の形成途中で酸素を導入し、次いで酸素の導入を停止し、第1A1膜7の形成を継続する場合には、第1A1膜7の形成終了後に、第1A1膜7の表面に酸素8は吸着していない。

【0106】このような方法で酸素8を含む第1A1膜7を形成する場合には、第1A1膜7の表面酸化に起因する第1A1膜7と第2A1膜との不連続性が抑制され、かつ第2A1膜とのヌレ性が維持される。したがって、充填能力を向上させ、かつ結晶粒界の発生を抑制することができる。なお、第1A1膜7の全体に酸素を含ませても良い。

【0107】また、第1A1膜7の形成途中で酸素の導入を停止し、継続して第1A1膜7を形成した場合、第1A1膜7の形成後はターゲット表面がクリーニングされている。

【0108】そのため、本実施形態で説明したようなクラスタツールを用いてA1リフローを行う場合には、各プロセス室ではそれぞれのプロセスを併行して処理することができる。

【0109】例えば、あるSi基板1を第1A1スパッタ室から第2A1スパッタ室に搬送した直後に、直ちに次のSi基板1をNbスパッタ室から第1A1スパッタ室に搬送することによって、前のSi基板上に第2A1膜を形成している間に、上記次のSi基板1上に第1A1膜7を形成することができる。

【0110】このとき、第1A1スパッタ室のA1ターゲット表面がクリーニングされていれば、上記次のSi基板1上の第1A1膜7の形成初期にNbライナー膜6の表面が酸化されずに済む。したがって、Nbライナー膜6の凝集抑制能力を低下させない。

【0111】また、本実施形態では、第1A1膜7の凝集を抑制するための方法として、第1A1スパッタ室内に酸素を導入する方法について説明したが、他の凝集抑制材料例えば窒素を導入して第1A1膜7の凝集を抑制しても良い。

【0112】この場合、窒素が第1A1膜7の表面に吸着して、第1A1膜7の表面を窒化することにより、A1の表面拡散が抑制され、第1A1膜7の凝集が抑制されることになる。しかし、A1の酸化に比べて窒化は進

10

20

30

40

50

行が遅いため、長時間、大流量のN₂導入が必要になり、酸素を導入するよりもスルーブットが低下する。したがって、凝集を抑制するために導入するガスとしては、酸素がより望ましい。

【0113】この他に、第1A1膜7と第2A1膜のスパッタ時間を適切に調整することにより、第1A1膜7の表面に酸素を吸着させる方法もある。この場合、各スパッタ後に、Si基板1が滞在するチャンバー内の真空中により表面の酸素の吸着量が決定される。したがって、Si基板1がスパッタ時間に依存するチャンバー内の真空中度を制御する必要がある。

【0114】また、本実施形態では、DD配線に対して本発明を適用する場合について説明したが、本発明は、接続孔内にA1膜を充填し、接続孔外部のA1膜をフォトリソグラフィ工程およびRIE工程により加工して得られるA1-RIE配線にも適用できる。

【0115】A1-RIE配線はDD配線の場合とは異なり、配線溝と接続孔を同時に充填する必要はなく、単に接続孔のみをA1で充填すれば良い。したがって、DD構造の場合に比べて、A1が充填される凹部のアスペクト比は小さい。

【0116】上下の第1A1配線と第2A1配線がWプラグ電極で互いに接続された配線構造を形成する場合には、第1A1配線上に層間絶縁膜を形成し、次に第1A1配線に対しての接続孔を層間絶縁膜に形成し、次にW-CVD技術により接続孔をW膜で充填し、次に余剰なW膜をCMPにより除去してWプラグを形成する。次にバリアメタル/A1/反射防止膜を形成した後、リソグラフィとRIEを用いてWプラグ電極とオーバーラップするA1配線を形成する。

【0117】一方、プラグ電極および第2配線を本実施形態のようにA1リフローで形成する場合は、第1A1配線、層間絶縁膜、接続孔を形成した後、接続孔内をA1で充填する。さらにリソグラフィとRIEを用いて接続孔とオーバーラップするA1配線を形成する。このように形成すれば、A1プラグとA1配線の膜形成工程が1回のA1リフロー工程で行うことができる。したがって、本実施形態によれば、上述したWプラグ電極を用いた配線構造に比べて、工程数が少なく済むので、製造コストを削減することができる。

【0118】また、本実施形態のように、Nbライナー膜6を形成した後、A1リフローにより接続孔5内を第1および第2A1膜9で充填してDD配線を形成する場合には、接続孔5内の2つの側壁および1つの底面にNbライナー膜6と第1および第2A1膜9が形成される。したがって、第1および第2A1膜9の形成後、A1とNbとの反応生成物であるA1Nb合金膜10は2つの側壁と1つの底面に形成される。

【0119】Nbライナー膜6およびA1Nb合金膜10は補償導電として働き、EM耐性を向上させる効果が

あるので、底面のみにNbライナー膜が形成されるA1-RIE配線と比較して、ダマシン配線はEM耐性に対して有利である。

【0120】ただし、A1-RIE配線には以下のような利点もある。すなわち、A1配線の側壁と層間絶縁膜との界面にA1Nb合金膜が形成されないため、配線抵抗を下げる点で有利である。

【0121】また、特に微細でアスペクト比の高い配線溝では、配線溝内の表面積に占める2つの側面の割合が増加し、配線溝側面からのA1の配向性が支配的になる。その結果、Si基板に垂直方向のA1(111)配向性が微細なDD配線では低下する。これに対して、A1-RIE配線の場合は、平坦化された層間絶縁膜上に形成したA1膜を加工して配線を形成するため、A1膜の結晶粒は一つの配線底面からのみ形成する。したがって、微細なA1配線を形成する場合は、A1-RIE配線の方が配向性を向上させることができる。

【0122】(111)配向性が高いA1-RIE配線は、EM耐性に優れる。これは(111)配向性が高いA1膜は拡散係数の大きい結晶粒界が減少するためである。また、Nbのスパッタ電力を増加させるとNbは(110)配向し、第2A1膜形成後のA1は(111)配向する。

【0123】しかし、本発明者らの研究によれば、本実施形態で示した第1A1膜7の形成後に導入する酸素量を、少なくとも所望の接続孔の充填が可能な最低量に調節することにより、接続孔5外部の第2層間絶縁膜4の平坦部に形成される第1A1膜7の配向性がほとんど変化しないことが分かった。

【0124】したがって、酸素を導入した場合でも、Nbライナー膜6を形成する際のスパッタ電力を増加させることにより、配向性の高い第1A1膜7を形成することができる。それにより、不安定なA1粒界が減少するので、EM耐性の向上したダマシン配線やRIE配線を形成することができる。

【0125】本発明者らの研究によると、A1-RIE配線とダマシン配線のEM耐性は、両者共に実用上は問題のないレベルであることが確認できた。

【0126】本実施形態では、A1の2ステップリフローの場合について説明したが、酸素は、A1膜の場合と同様に、Cu膜の表面に吸着してCuの表面拡散を防止し、Cu膜の凝集を抑制する。

【0127】したがって、第1A1膜7の代わりにCu膜を形成し、続いてチャンバー内に酸素を導入した後、第2A1膜を加熱しながらスパッタ法により形成するという2ステップリフローでも、酸素を導入しない場合に比べて、充填特性を改善できるなどA1の2ステップリフローの場合と同様の効果を得ることができる。さらに、酸素および酸素とは別の凝集抑制材料を含ませても

良い。

【0128】また、本実施形態では、第1A1膜7をスパッタ法により形成したが、LPCVD法により形成しても良い。

【0129】(第2の実施形態)図10は、本発明の第2の実施形態に係る半導体装置の製造方法を示す工程断面図である。なお、図1と対応する部分には図1と同一符号を付してあり、詳細な説明は省略する。

【0130】第1の実施形態では、第1A1膜7の形成後に酸素8を導入し、第1A1膜7の表面に酸素8を吸着させることによって、A1の凝集を抑制する方法について説明したが、本実施形態では、第1A1膜7の表面に凝集抑制材料としてNb原子を用いることによって、A1の凝集を抑制する方法について説明する。

【0131】まず、図10(a)に示すように、図示しない素子が形成されたSi基板1上に、第1層間絶縁膜2、第1配線3、第2層間絶縁膜4、接続孔5、Nbライナー膜6および第1A1膜7を形成する。Nbライナー膜6の膜厚は15nm、第1A1膜7の膜厚は400nmであり、両者とも第1の実施形態と同様にLTSにより形成する。

【0132】次に図10(b)に示すように、第1A1膜7の凝集を抑制するための凝集抑制材料として、第1A1膜7上にNb2をスパッタにより吸着させる。このNbは連続膜ではなく離散的に形成された不連続膜である。したがって、第1A1膜7の表面は部分的に露出することになる。

【0133】次に図10(c)に示すように、Si基板1を加熱しながら第2A1膜を形成することによって、接続孔5内をNb膜またはNbA1合金膜(以下、Nb・NbA1膜という)12'を含む第1および第2A1膜9で充填する。このとき、Nbライナー膜6と第1および第2A1膜9との界面にはA1Nb合金膜10が形成される。

【0134】最後に、図10(d)に示すように、接続孔5の外部の余剰な第1および第2A1膜9、A1Nb合金膜10、Nbライナー膜9をCMPにより除去することによって、第2配線9が完成する。

【0135】第1の実施形態で説明したように、A1リフローにより第2配線9を形成する際には、接続孔5の内面を被覆した第1A1膜7がA1の拡散経路となる。そして、後工程の第2A1膜の加熱スパッタ時にA1が拡散経路を流動することにより接続孔5の内部は充填される。そのため、第1A1膜7が加熱スパッタ時に凝集を起こすと拡散経路が断たれ、接続孔5の内部をA1で充填することができなくなる。

【0136】A1の凝集は、第1の実施形態で説明したように、基板加熱に伴うA1原子の表面拡散および粒界拡散により起こる。したがって、A1原子の表面拡散を抑制できれば、A1の凝集を抑制できる。

【0137】そこで、本実施形態のように、第1A1膜

7上にNbを吸着すれば、第1の実施形態で説明したA1原子と結合したO(酸素)原子がA1の表面拡散を抑制するのと同様に、A1原子と結合したNb原子がA1原子の表面拡散を抑制して、第1A1膜7の凝集を抑制することができる。

【0138】A1リフローの過程では、第2A1膜が第1A1膜7に沿って接続孔5内に流動するとともに、第1A1膜7自身の形状変化も起こり、これも流動に寄与する。

【0139】しかし、第1A1膜7上に厚いNb膜12を形成した場合、第1の実施形態で厚い酸化膜が形成された場合と同様に、第1A1膜7の形状変化が起こりにくくなって流動量が不足して充填不良が起こる。

【0140】したがって、第1A1膜7上に凝集抑制膜として形成するNbは、少なくとも接続孔5の内面においては不連続膜となるように形成し、そのためにはNbの形成量を低下させる。本発明者らの研究によれば、Nbの形成量は膜厚換算で5nm程度が望ましいことが分かった。

【0141】第1A1膜7の凝集は膜厚の最も薄い部分で起こる。すなわち、接続孔5の底部側面で起こりやすい。また、LTSは指向性を高めたスパッタではあるが、スパッタ粒子には基板に対する斜め成分も含まれ、第1A1膜7は接続孔5の開口部でオーバーハング形状となることは避けられない。

【0142】すなわち、接続孔5の間口が狭まり、接続孔5の底部へのスパッタ粒子の進入が困難な形状となる。そのため、接続孔5の底部側面に、第1A1膜7の連続膜を形成することが困難になり、そこでは凝集が起こり易くなる。

【0143】これに対して、凝集抑制膜としてのNb膜12は上述したように不連続膜とするため、本実施形態のようにスパッタによりNbを形成しても特に問題はない。

【0144】また、段差被覆性の良いCVD法を用いて、接続孔の底部側面にNbを吸着させても良い。特にCVD成膜の初期過程は一般的に初期核からの島状成長であり、第1A1膜7の表面を部分的に露出させるようにNb膜12を形成することができる。

【0145】本実施形態のようにNb膜12を第1A1膜7上に形成した場合、Nb膜12を形成しない場合と比較して、高いアスペクト比の接続孔5をA1で充填できることが確認できた。

【0146】また、本実施形態のDD構造では、第2配線9中のNb・NbA1膜12'がA1原子の拡散を抑制するため、EM耐性およびSM耐性を向上させることができる。

【0147】本実施形態では、Nbを第1A1膜7上に吸着する方法について説明したが、Nb膜12を第1A1膜7の内部に含ませても良い。すなわち、図10

(b)の工程の代わりに、図11に示すように、第1A1膜7中にNbを分散しても良い。

【0148】A1膜の凝集はA1の表面拡散と粒界拡散によって起こる。図11に示したように、第1A1膜6中にNbを分散した場合には、主としてA1原子の粒界拡散を抑制することによって、A1の凝集を抑制することになる。

【0149】さらにこの場合、第1A1膜7の表面にNbを吸着しなくて済むので、第1A1膜7の表面を清浄に保つことができる。そのため、第1A1膜7自身の流動や、第1A1膜7と第2A1膜とのヌレ性が妨げられず、充填特性をさらに向上させることができる。

【0150】また、図12に示すように、第1A1膜7中に凝集抑制材料としてNbを原子レベルで分散させても良い。この場合、Nb13がA1結晶粒の粒界および表面に存在するため、A1原子の表面拡散および粒界拡散を抑制することができる。そのため、A1の凝集がより効果的に抑制される。

【0151】さらにこの場合、第1A1膜7中にNb13が存在することから、第1A1膜7の形状変化が容易に起こり、かつ第2A1膜とのヌレ性を妨げることがなく、充填特性を向上させることができる。

【0152】図10または図11に示したように、第1A1膜7上または第1A1膜7中にNbをスパッタによって吸着させる場合には、第1A1膜7を形成するスパッタ室およびNbを吸着させるスパッタ室の2つのスパッタ室が必要となる。

【0153】しかし、図12に示したような内部にNb13が分散した第1A1膜7を形成する場合、Nbを添加したA1ターゲットを用いれば、1つのスパッタ室で済み、1つのスパッタ工程で形成することができる。そのため、スループットを向上できるとともに、製造装置のコストを削減することができる。

【0154】また、内部にNb13が分散した第1A1膜7はCVD法でも形成できる。この場合には、原料ガスとして、A1の原料ガスとNbの原料ガスとの混合ガスを用いる。あるいは、A1を成膜するための原料ガスに含まれる、例えばC(カーボン)などの不純物を凝集抑制材料としてA1膜中に残留させるCVD条件で、第1A1膜を形成しても良い。

【0155】また、第1A1膜7を形成した後、第1A1膜7にNbイオンを注入することによっても、Nb13が分散した第1A1膜7を形成することができる。

【0156】また、本実施形態では、凝集抑制膜の構成材料としてNbを用いる場合について説明したが、これに限定されるものではない。すなわち、A1膜の凝集を抑制するためにはA1原子の表面、粒界および界面の拡散を抑制できれば良く、例えばTa、Ti、W、CなどのA1原子の拡散を抑制できる材料を用いれば良い。

【0157】また、第1の実施形態で説明した第1A1

膜7の形成後に酸素を導入する方法と本実施形態の方法を併用すれば、その相乗効果により、さらにA1の充填能力を高めることができる。

【0158】(第3の実施形態)図13は、本発明の第3の実施形態に係る半導体装置の製造方法を示す工程断面図である。なお、図1と対応する部分には図1と同一符号を付してあり、詳細な説明は省略する。

【0159】まず、図13(a)に示すように、図示しない素子が形成されたSi基板1上に、第1層間絶縁膜2、第1配線3、第2層間絶縁膜4、接続孔5、Nbライナー膜6を形成する。Nbライナー膜6の膜厚は15nmであり、第1の実施形態と同様にLTSにより形成する。

【0160】次に図13(b)に示すように、接続孔5の内面を被覆するように、厚さ400nmの不純物を含まない第1A1膜(純A1膜)7'をLTSにより形成する。

【0161】次に図13(c)に示すように、Si基板1を加熱しながら第2A1膜を形成することによって、接続孔5内を第1および第2A1膜9で充填する。

【0162】ここでは、第2A1膜として1wt%のCuを含むA1合金膜を用いる。したがって、第1および第2A1膜9は純A1膜とA1合金膜との混合膜となる。また、Nbライナー膜6と第1A1膜との界面にはA1Nb合金膜10が形成される。

【0163】最後に、図13(d)に示すように、接続孔5の外部の余剰な第1および第2A1膜9、A1Nb合金膜10およびNbライナー膜6をCMPにより除去することによって、第2配線9が完成する。

【0164】本実施形態では、第1A1膜7として不純物の含まない純A1膜を用いた。薄膜の凝集挙動は、その材料の融点と深く関わり、融点の低い材料ほど凝集の起こる温度が低くなる。

【0165】そのため、Cuのような不純物を含むA1合金膜は、純A1膜と比較して、その融点が低下する。したがって、第1A1膜7の凝集を抑制するためには、Cuのような不純物を含むA1合金膜ではなく、添加物の含まない純A1膜を用いることが望ましい。

【0166】一方、Cuなどの不純物を含むA1膜は融点が低下して流動性が高まる。したがって、加熱スパッタによって流動させながら形成する第2A1膜には、Cuのような融点を低下させる、すなわち流動性を向上させる添加物を含むA1膜を用いることが望ましい。

【0167】さらに、A1膜中のCuはリフロー後の降温過程にA1結晶粒界に析出する。EMによるA1原子の移動は拡散係数の小さい結晶粒界や表面に沿って起こり易い。そのため、A1膜中にCuを添加することで、EM耐性を向上させることができる。

【0168】したがって、本実施形態の第1および第2A1膜を用いれば、凝集抑制材料を用いなくても、第1

A1膜7に純A1膜を用い、第2A1膜にCuを添加したA1膜を用いれば、A1の凝集を抑制できる。また、加熱スパッタ中に第1A1膜中にもCuが拡散し、最終的には第1および第2A1膜9の全体にCuが添加されることになる。その結果、接続孔5をA1で充填することができ、かつEM耐性も確保することもできる。

【0169】また、第2A1膜を形成する際に用いるスパッタターゲットに所望量のCuを添加することにより、A1中のCuの添加量は、第1A1膜7と第2A1膜との膜厚比率によって自由に制御できる。

【0170】また、第1の実施形態で説明した第1A1膜7の形成後に酸素を導入する方法と本実施形態の方法を併用すれば、その相乗効果により、さらに充填能力を高めることができる。

【0171】なお、本発明は、上記実施形態に限定されるものではない。例えば、上記実施形態では、上記実施形態では、ライナー膜としてNb膜を用いた場合について説明したが、NbN膜、NbN膜、TiN膜、Nb膜、Ti膜、Nb膜とその上に形成されたNbN膜からなるNb/NbN膜、あるいはTi膜とその上に形成されたTi/TiN膜からなるTi/TiN膜を用いても良い。また、本発明は、ダマシン配線以外にもコンタクトプラグにも適用できる。その他、本発明の要旨を逸脱しない範囲で、種々変形して実施できる。

【0172】

【発明の効果】以上説明したように本発明によれば、第1の導電膜にその凝集を抑制する凝集抑制材料が含まれた状態で、第1および第2の導電膜をリフローすることで、第1および第2導電膜の凝集を効果的に抑制でき、これによりアスペクト比の高い凹部の内部が配線層で埋め込まれてなる配線構造を有する半導体装置を実現できるようになる。

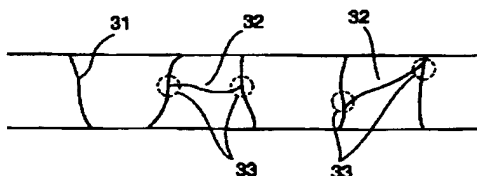
【図面の簡単な説明】

【図1】本発明の第1の実施形態に係る半導体装置の製造方法を示す工程断面図

【図2】第1A1膜を形成した後、酸素を導入する場合および導入しない場合のそれぞれの場合について、接続孔が第1および第2A1膜で充填されるまでの過程を示す図

【図3】酸素を導入しない場合と酸素を導入した場合のそれぞれの場合についてのA1の凝集過程を示す図

【図6】



*【図4】酸素の導入量を容易に適切に調整することのできる酸素導入機構の模式図

【図5】第1A1膜の形成後、図4の酸素導入機構の圧力調整弁により平衡状態での酸素圧力が 5.0×10^{-4} になるように調整して酸素を導入した場合の酸素圧力の時間変化を示す図

【図6】配線幅方向に配線を横切る粒界、および配線長方向に配線を横切る粒界を示す図

10 【図7】三重点のある配線のEMによるボイド発生モデルを示す図

【図8】配線溝内のA1結晶粒の成長過程を示す図

【図9】第1A1膜を厚く形成した場合に、開口面が第1A1膜で塞がる過程を示す図

【図10】本発明の第2の実施形態に係る半導体装置の製造方法を示す工程断面図

【図11】第2の実施形態の変形例を示す断面図

【図12】第2の実施形態の他の変形例を示す断面図

【図13】本発明の第3の実施形態に係る半導体装置の製造方法を示す工程断面図

20 【図14】従来のダマシン配線の問題点および本発明による同問題点の解決方法を説明するための断面図

【符号の説明】

1…Si基板

2…第1層間絶縁膜

3…第1配線

4…第2層間絶縁膜

5…接続孔

5a…接続孔

5b…配線溝

30 6…Nbライナー膜

7, 7'…第1A1膜

8…酸素

9…第2配線(第1および第2A1膜)

10…A1Nb合金膜

11…グレイン

12…Nb膜(凝集抑制材料)

12'…Nb膜またはNbA1合金膜

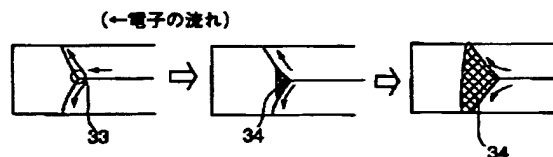
13…Nb(凝集抑制材料)

14…Nbライナー膜

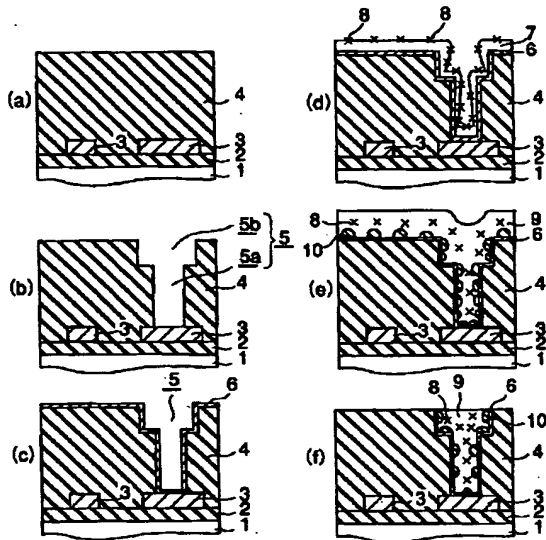
40 15…A1ダマシン配線

* 16…A1, Nb膜

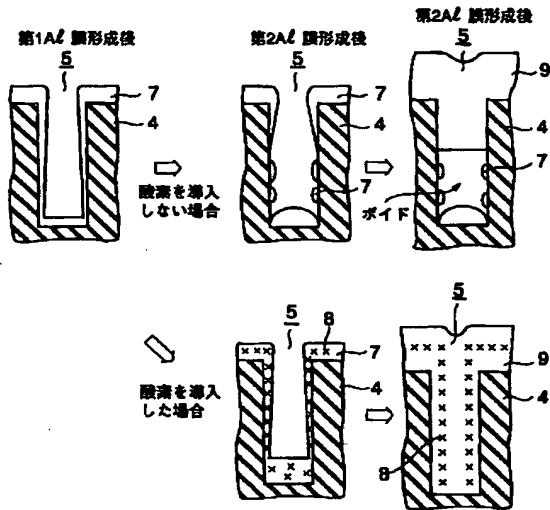
【図7】



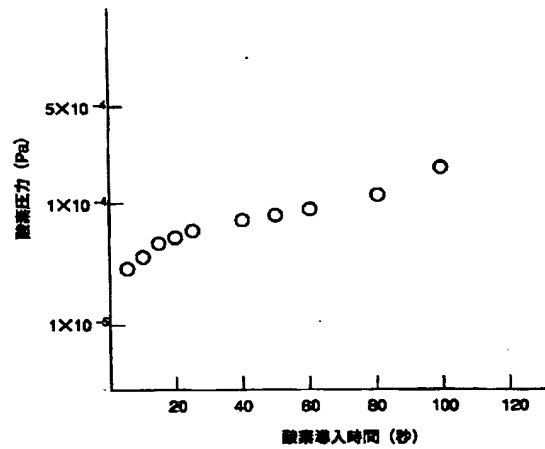
【図1】



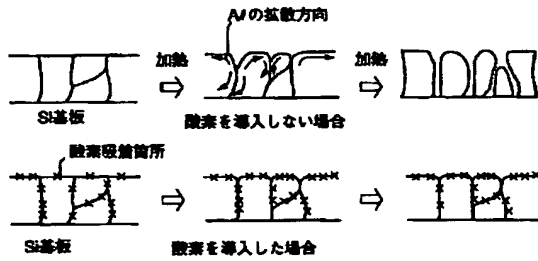
【図2】



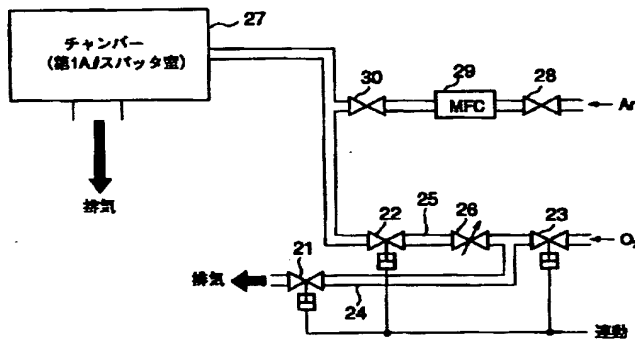
【図5】



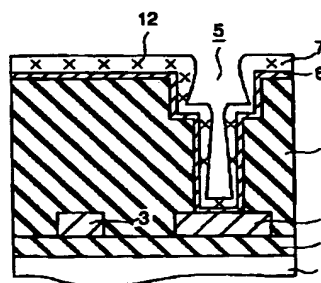
【図3】



【図4】

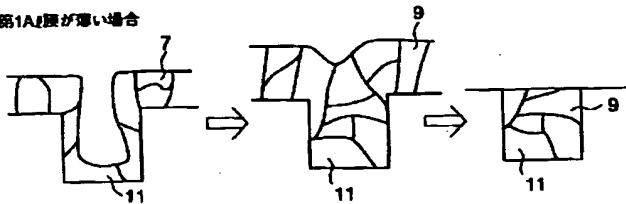


【図11】

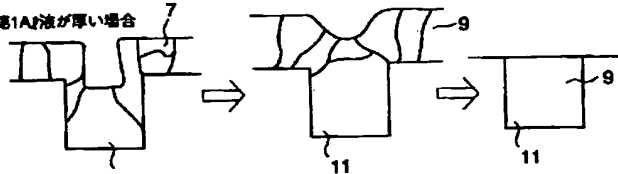


【図8】

第1A層が薄い場合



第1A層が厚い場合

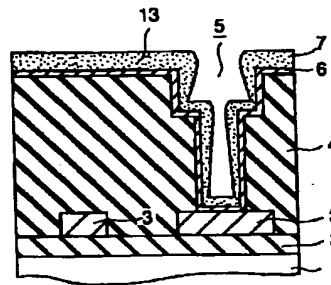


第1A層形成後

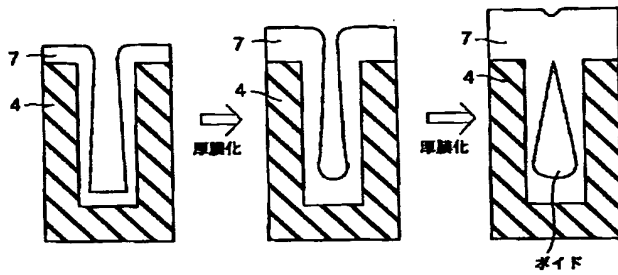
第2A層形成後

CMP後

【図12】



【図9】

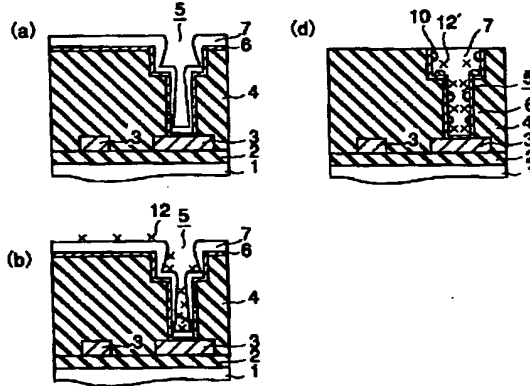


厚膜化

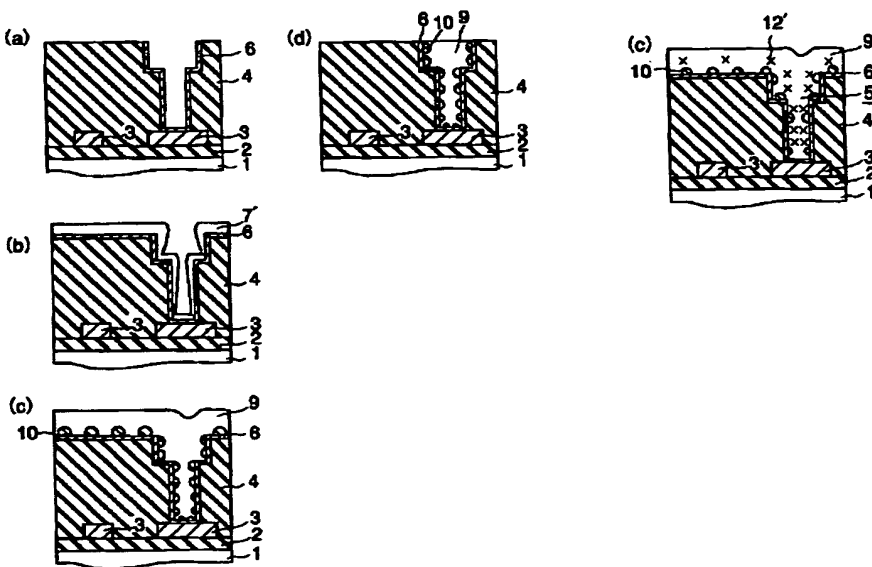
厚膜化

ボイド

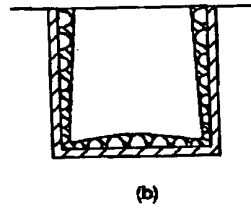
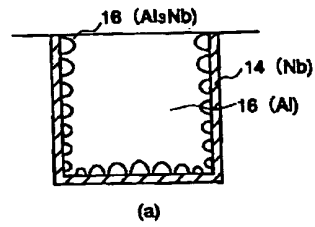
【図10】



【図13】



【図14】



フロントページの続き

(51)Int.Cl.⁷
H 0 1 L 21/3205

識別記号

F I
H 0 1 L 21/302
21/88

テーマコード(参考)

L
R
K

(72)発明者 堅田 富夫
神奈川県横浜市磯子区新杉田町8番地 株
式会社東芝横浜事業所内

F ターム(参考) 4K029 AA06 AA29 BA02 BA03 BA08
BA17 BA21 BA23 BA58 BA60
BB02 BD02 CA05 EA03 EA05
GA01
4M104 BB02 BB03 BB04 BB13 BB14
BB18 BB29 BB30 BB37 DD08
DD16 DD39 DD40 DD41 DD43
DD51 DD66 DD79 DD80 DD88
EE15 FF13 FF17 FF18 FF22
FF27 GG13 HH01 HH13 HH14
HH16
5F004 AA11 AA14 BA04 BA20 BD05
DB03 DB12 EA24 EA26 EB01
EB03 FA01
5F033 HH08 HH09 HH11 HH12 HH17
HH18 HH19 HH32 HH33 JJ01
JJ08 JJ09 JJ17 JJ18 JJ19
JJ32 JJ33 KK08 KK19 LL07
LL08 MM02 MM08 MM12 MM13
NN01 NN06 NN07 PP09 PP15
PP18 QQ09 QQ13 QQ14 QQ19
QQ37 QQ48 QQ59 QQ62 QQ73
QQ75 QQ82 QQ85 QQ89 QQ92
QQ93 QQ98 RR04 RR09 RR11
SS04 SS15 SS22 TT02 XX00
XX02 XX04 XX05 XX09 XX33